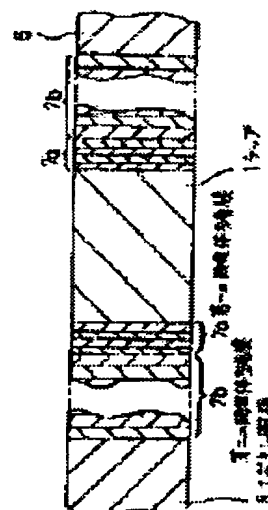


SEMICONDUCTOR LASER ELEMENT AND MANUFACTURE THEREOF

Patent number: JP4321292
Publication date: 1992-11-11
Inventor: KITAMURA SHOJI; others: 01
Applicant: FUJI ELECTRIC CO LTD
Classification:
- **International:** H01S3/18; H01L21/52
- **European:**
Application number: JP19910127993 19910531
Priority number(s):

Abstract of JP4321292

PURPOSE: To make long the distance between the cleavage surface of a chip and a molding resin in a resin-molded semiconductor laser element because as the distance is short, the resin is subjected to damage due to an emitting laser beam and to determine a proper material as a protective resin.
CONSTITUTION: Dielectric films of a film thickness of $\lambda/4$ and a film thickness of $\lambda/2$ are laminated into a multilayer structure on a cleavage surface of a chip 1 and the thicknesses of dielectric multilayer films 7a and 7b are set in a thickness of 10 μ m or thicker by replacing one part of each of the dielectric films with a silicon resin. Moreover, a window layer consisting of a semiconductor multilayer film is epitaxially grown on the cleavage surface of the chip, this semiconductor multilayer film is combined with the film 7a and 7b or films, whose compositions are different from each other, are alternately grown epitaxially to form a thick window layer and the distance between the cleavage surface of the chip and a molding resin 6 is set at a distance of roughly 20 μ m. When a protective resin is made to interpose between the cleavage surface of the chip 1 and the resin 6, a polyene, polythiol resin is used as the protective resin to prevent the deterioration of the resin 6 due to a laser beam.



(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2927044号

(45) 発行日 平成11年(1999) 7月28日

(24) 登録日 平成11年(1999) 5月14日

(51) Int.Cl.⁸

H 0 1 S 3/18

識別記号

6 1 8

F I

H 0 1 S 3/18

6 1 8

請求項の数 8 (全 8 頁)

(21) 出願番号 特願平3-127993

(22) 出願日 平成3年(1991) 5月31日

Publication No.

(65) 公開番号 特開平4-321292

(43) 公開日 平成4年(1992) 11月11日

審査請求日 平成9年(1997) 3月4日

(31) 優先権主張番号 特願平2-303221

(32) 優先日 平2(1990) 11月8日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平3-33260

(32) 優先日 平3(1991) 2月28日

(33) 優先権主張国 日本 (J P)

(73) 特許権者 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 北村 祥司

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(72) 発明者 加藤 勉

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(74) 代理人 弁理士 篠部 正治

審査官 門田 かづよ

(56) 参考文献 特開 平2-191389 (J P, A)

(58) 調査した分野(Int.Cl.⁸, D B名)

H01S 3/18

H01L 33/00

(54) 【発明の名称】 半導体レーザ素子とその製造方法

1

(57) 【特許請求の範囲】

【請求項1】レーザ光出射面に誘電体多層膜を形成し樹脂で被覆したチップを有する半導体レーザ素子であって、前記レーザ光出射面と前記樹脂との垂直距離を10 μ m以上とすることを特徴とする半導体レーザ素子。

【請求項2】請求項1記載の半導体レーザ素子において、レーザ光出射面と樹脂との間にレーザ光出射面に形成した第一の誘電体多層膜と、この第一の誘電体多層膜上に形成したこれより厚い第二の誘電体多層膜とを有することを特徴とする半導体レーザ素子。

【請求項3】請求項1記載の半導体レーザ素子において、レーザ光出射面と樹脂との間にレーザ光出射面側から誘電体多層膜とシリコン樹脂を形成したことを特徴とする半導体レーザ素子。

【請求項4】レーザ光出射面にエピタキシャル成長した

2

半導体層を形成し樹脂で被覆したチップを有する半導体レーザ素子であって、前記レーザ光出射面と前記樹脂との垂直距離をほぼ20 μ mとすることを特徴とする半導体レーザ素子。

【請求項5】請求項4記載の半導体レーザ素子において、レーザ光出射面と樹脂との間にレーザ光出射面に形成した窓層と、この窓層上に形成した誘電体多層膜とを有することを特徴とする半導体レーザ素子。

【請求項6】請求項4または5記載の半導体レーザ素子において、窓層は1層がレーザ光波長の1/4の厚さを持ち、組成の異なる多層膜として形成することを特徴とする半導体レーザ素子。

【請求項7】請求項4ないし6記載の半導体レーザ素子を製造するに当たり、基板の一主面上に電流狭窄構造を持つ積層膜をエピタキシャル成長させた後、その上下両

面に電極を形成してこれら電極面上に SiO_2 膜を被着し、全体を劈開して複数個のバーとなし、次にこれらバーの一对の劈開面を上下方向に SiO_2 膜同士を隣り合わせて複数個のバーを配列し、劈開面上に窓層をエビタキシャル成長させた後、 SiO_2 膜の接触面で分離し再度複数個のバーとなし、これらのバーをそれぞれ所定の寸法に切断してチップとする工程を含むことを特徴とする半導体レーザ素子の製造方法。

【請求項8】半導体チップのレーザ光出射面と封止樹脂との間に保護樹脂を有する半導体レーザ素子であって、前記保護樹脂としてポリエン・ポリチオール樹脂を用いたことを特徴とする半導体レーザ素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はレーザ光出射面を樹脂で被覆する半導体レーザ素子とその製造方法に関する。

【0002】

【従来の技術】図9に従来の半導体レーザ素子の形状と構成を説明するための一部剥離模式図を示す。図9において半導体レーザ素子は、チップ1がリードフレーム2aに設けられたサブマウント3上に取り付けられており、チップ1と、同じくサブマウント3上のフォトダイオード4から、それぞれリードフレーム2bにリード線5を接続し、エポキシ樹脂6によりモールドしてある。

【0003】この半導体レーザ素子のチップ1は、互いに反対面にあって光共振器を形成する一对の劈開面に、 Al_2O_3 や SiO_2 などの誘電体多層膜を被着し、劈開面の劣化を防止するとともに、反射率の制御を行なっている。その状態を図10に示す。図10はチップ1の周辺を側面からみた模式断面図であり、チップ1の二つの劈開面に、それぞれ誘電体多層膜7が被着され全体がエポキシ樹脂6で覆われている。矢印はレーザ光の出射方向を示す。

【0004】チップ1の二つの劈開面の反射率は、しきい値電流、微分量子効率、強度雑音などの素子特性に大きく影響し、素子の用途に合わせて制御される。例えば、高光出力型レーザ素子では、後面反射率を90%程度に上げ、光出射面の前面反射率を10%程度に下げることにより、効率的に前面からレーザ光を取り出すことができる。

【0005】誘電体多層膜7の反射率は、低屈折率の Al_2O_3 （屈折率：1.65）や SiO_2 （屈折率：1.50）と、高屈折率の非晶質 Si （屈折率：3.4）や TiO_2 （屈折率：2.2）を各々発振波長（ λ ）の1/4の膜厚で交互に積層して、可変にしている。例えば、 Al_2O_3 と TiO_2 で多層膜をつくり、60%程度の反射率を得る場合、いずれも膜厚が $\lambda/4$ の Al_2O_3 、 TiO_2 、 Al_2O_3 、 TiO_2 をこの順に積層するか、または最終層に膜厚 $\lambda/2$ の Al_2O_3 を積む。このとき誘電体多層膜7は厚さ0.5 μm 程

度となる。またチップ1をエポキシ樹脂6で被覆することにより、反射率の制御性が向上し、コストも下げることができる。

【0006】一方、チップ1の一对の劈開面に、保護膜として0.1~0.5 μm 程度の半導体薄膜を成長させる試みがある。例えば、 $\text{GaAs}/\text{AlGaAs}$ レーザの劈開面（110面）に、高抵抗 Al_2O_3 、 Ga_2O_3 、 As をエビタキシャル成長し、出射レーザ光の光吸収による破壊レベルを向上させようとするものである。

【0007】また、半導体多層膜で反射率を制御する試みが分布反射形の面発光レーザ素子で行なわれている。例えば、第35回応用物理関係連合講演会（1989年春）に講演番号zp-2c-13として、川島らにより報告されているものは、屈折率3.6の Al_2O_3 、 Ga_2O_3 、 As と屈折率2.9の AlAs とを、それぞれレーザ光の1/4波長の膜厚で25対積み重ねて多層膜とすることにより、90%以上の高い反射率を得ている。

【0008】

【発明が解決しようとする課題】以上述べたように、チップ1の劈開面に誘電体多層膜7を形成し、エポキシ樹脂6でモールドした半導体レーザ素子は、レーザ光出射スポット径が2 $\mu\text{m} \times 4\mu\text{m}$ 程度であり、この素子をレーザ光出力5mWで連続動作させると、数百時間でレーザ光出射スポットに近接するエポキシ樹脂6の部分が損傷を受け、この損傷により出射レーザ光が散乱されて、素子の光出射効率が低下するという問題がある。エポキシ樹脂6のレーザ光による損傷は、レーザ光の過大なパワー密度に起因するものであるから、エポキシ樹脂6に対してレーザ光のパワー密度を下げるには、光出射スポット径を拡大するか、またはチップ1の端面とエポキシ樹脂6との距離を大きくとればよい。しかし、光出射スポット径を拡大するのは、発振領域を拡げることにより達成されるが、単一モード発振を維持することができなくなることや、動作電流が増加するという点で好ましくない。したがって、チップ1の端面とエポキシ樹脂6との距離を拡げることにより、レーザ光のパワー密度を減少させることが望まれる。

【0009】また、チップ1の端面とエポキシ樹脂6との距離を拡げるために、チップ1の劈開面に半導体多層膜をエビタキシャル成長して、厚い窓層を形成した後、樹脂でモールドするのは、まず基板上に半導体積層膜をエビタキシャル成長し、両面電極形成後に劈開し、チップを並び変えてから窓層の形成を行なうが、このときエビタキシャル成長温度が500~800℃と高いために、電極の変質が起きるという問題もある。

【0010】さらに半導体レーザ素子をモールドするエポキシ樹脂6自体にも問題がある。エポキシ樹脂6のみに関して言えば、これはレーザ光による劣化が大きい。図11は、モールド樹脂の劣化試験結果を示したものであり、素子を600℃でエージングしたときの時間と動

10

20

30

40

50

作電流の関係を表わした線図であるが、短時間で動作電流が急激に増加するのは、モールド樹脂であるエポキシ樹脂6がレーザ光による劣化を生じていることを示すものである。そこで、チップ1のレーザ光出射面と封止用のエポキシ樹脂6との間の保護樹脂として、チップ1のレーザ光出射面を含む表面に、紫外線硬化アクリル樹脂やシリコン樹脂をパフコートした構造の素子もあるが、紫外線硬化アクリル樹脂は劣化し、シリコン樹脂は密着性が悪くいずれも十分ではない。

【0011】本発明は上述の点に鑑みてなされたものであり、その目的は、チップ端面に形成する誘電体多層膜の膜厚を厚くするか、または誘電体多層膜とエポキシ樹脂との間に緩衝材を挿入し、レーザ光によりエポキシ樹脂が損傷を受けることのない半導体レーザ素子、およびチップ劈開面にレーザ光に対して透明な厚い窓層をエビタキシャル成長させ、同じくレーザ光によりエポキシ樹脂が損傷を受けることのない半導体レーザ素子の構造とその製造方法、さらにレーザ光出射面とエポキシ樹脂6との間に保護樹脂を有する素子については、適切な保護樹脂を選択しレーザ光による劣化を生ずることのない半導体レーザ素子を提供することにある。

【0012】

【課題を解決するための手段】上記の課題を解決するために、本発明の半導体レーザ素子は、チップのレーザ光出射面とエポキシ樹脂との間に形成する誘電体多層膜の厚さを10μm以上とし、また誘電体多層膜の一部をシリコン樹脂で置き換え、もしくはレーザ光出射面とエポキシ樹脂との間にエビタキシャル成長させる窓層の厚さをほぼ20μmとし、この窓層は1層がレーザ光波長の1/4の厚さを持ち組成の異なる半導体多層膜として形成することができ、さらにこの半導体レーザ素子を形成するに当たって、素子を構成する積層膜の上にSiO₂膜を被着した後、劈開面に窓層をエビタキシャル成長させる工程を含むものである。

【0013】また、チップのレーザ光出射面とエポキシ樹脂との間に保護樹脂としてポリエン・ポリチオール系樹脂を介在させることにより、エポキシ樹脂がレーザ光により損傷を受けることのない構造とすることができる。

【0014】

【作用】本発明の半導体レーザ素子は、上記のようにレーザ光出射面とエポキシ樹脂間の距離を大きくしたため、エポキシ樹脂内での光密度が非常に低くなり、レーザ光に起因する樹脂の損傷を生ずることなく、素子の効率低下することもない。また、レーザ光出射面にレーザ光に対して透明な窓層をエビタキシャル成長させるときに、電極を保護するためにSiO₂膜を被着し電極同士が直接接しないようにしているので、エビタキシャル成長を容易に行なうことができ、電極の変質を起こすこともなく、素子の歩留りを下げることがない。

【0015】一方、レーザ光出射面とエポキシ樹脂間に保護樹脂を有する構造の素子では、保護樹脂として用いるポリエン・ポリチオール系樹脂はレーザ光の吸収がないから、モールド樹脂のエポキシ樹脂がレーザ光による損傷を受けることがない。

【0016】

【実施例】以下、本発明を実施例に基づき説明する。ここでは本発明を発振波長780nmのGaAs/AlGaAs系半導体レーザ素子のチップに、Al₂O₃とTiO₂の誘電体多層膜を被覆する場合について説明する。

【0017】はじめに製造方法について述べる。まず、GaAs基板上にMOCVD法（有機金属気相成長法）により、GaAs/AlGaAsダブルヘテロ構造を形成し、フォトリソ、電極形成プロセスを経た後、このウェハを幅260μm、長さ10mm程度のバー状に劈開する。次にそのバーの互いに反対の面をなす一对の劈開面に誘電体多層膜の被覆を施す。誘電体多層膜の堆積は真空蒸着法を用い、Al₂O₃は蒸着温度400℃、堆積速度5Å/秒とし、TiO₂は蒸着温度200℃、堆積速度0.4Å/秒として、Al₂O₃、TiO₂、Al₂O₃、TiO₂の順にλ/4の膜厚で交互に積層した後、Al₂O₃を膜厚λ/2で40層堆積させるが、これを同じ条件で二つの劈開面について行なう。次いで、このバーを320μmの長さで多数のチップ状に分離して、そのチップを基板側を上にしてリードフレーム上にダイボンディングし、基板をワイヤボンディングする。最後にエポキシ樹脂でチップ周辺をモールドし、図9に示したのと同様な構造を持つ半導体レーザ素子を得ることができる。

【0018】以上のようにして得られた本発明の半導体レーザ素子のチップ1の周辺を側面からみた模式断面図として図1に示す。図1が図10と異なる所は、Al₂O₃とTiO₂からなる第一の誘電体多層膜7aとエポキシ樹脂6との間に、膜厚がλ/2のAl₂O₃を40層積層した第二の誘電体多層膜7bを形成したことである。図2の線図にこのときの誘電体多層膜7a、7bからなる全誘電体多層膜厚と反射率の関係を示す。

【0019】図3は本発明の半導体レーザ素子のレーザ光出力5mWのとき、レーザ光出射面とエポキシ樹脂6の距離、即ち誘電体多層膜7a、7bの全厚と、エポキシ樹脂6での光密度との関係を表わす線図である。図3のように、レーザ光出射面とエポキシ樹脂6の距離を拡げることにより、光密度を大幅に低下させることができ、その距離を例えば10μmとすれば、従来0.5μmであったのに比べて、光密度はほぼ1/5に減少する。

【0020】図1に示す構造を有する本発明の半導体レーザ素子50個を50℃の環境下で、レーザ光出力50mWで通電試験を行なった結果、数千時間を経過した後

も、従来素子のようなレーザ光による樹脂の損傷を生ずることなく、素子の効率低下はみられなかった。

【0021】上記の実施例では膜厚 $\lambda/2$ の Al_2O_3 を用いて誘電体多層膜を厚くしているが、これは反射率の制御性をよくするためであり、 $10\mu\text{m}$ 以上の膜厚があれば他の材料を用いても同様の効果を得ることができる。例えば、前述と同様にレーザバーの二つの劈開面に、 Al_2O_3 と TiO_2 を $\lambda/4$ の膜厚で交互に2層ずつ堆積させ、さらに $\lambda/2$ の膜厚の Al_2O_3 を1層積み、このバーを $320\mu\text{m}$ 長さのチップ1として切

断し、リードフレーム2a上にダイボンディングした後、チップ1の光出射面にシリコン樹脂を厚さ $10\mu\text{m}$ 程度に塗布する。次にチップ1の周辺をエポキシ樹脂で

モールドする。そのときのチップ1周辺の断面は、図1の第二の誘電体多層膜7bをシリコン樹脂で置き換えた

と見做すことができる。反射率特性も図2と同様であり、前述と同様の通電試験も同じ結果が得られ、数千時間経過後もレーザ光の樹脂損傷による素子の効率低下は生じない。

【0022】次に、発振波長 780nm の $\text{GaAs}/\text{AlGaAs}$ 系半導体レーザ素子のチップに、窓層を形成してエポキシ樹脂でモールドする場合について説明する。

【0023】図4(a)～(i)はこの素子の製造方法を表わす工程図であり、(a)、(b)、(e)は断面図で表わし、(c)、(d)、(f)、(g)、

(h)、(i)は斜視図で表わしてある。まずn型 GaAs 基板〔結晶方位(100)〕8上に常圧MOCVD法を用いて、成長温度 800°C で $\text{GaAs}/\text{AlGaAs}$ ダブルヘテロ構造の積層膜9を形成し、フォトリソ

スにより図示していない電流狭窄構造を作りつける〔図4(a)〕。

【0024】次に基板8側に AuGe/Au のn電極10、積層膜9側に AuZn/Au のp電極11をスパッタ法により形成した後、これら両電極10、11の全面にスパッタ法により厚さ $0.5\mu\text{m}$ の SiO_2 膜12を被着させる〔図4(b)〕。

【0025】このウェハを幅 $260\mu\text{m}$ 、長さ 10mm 程度のバー状に劈開する〔図4(c)〕。

【0026】次に、これらのバーの劈開面を上下に、 SiO_2 膜12側が隣り合うように再整列する。(b)工程で SiO_2 膜12を被着したのは、この再整列のときに、電極10、11を直接接触させないようにして、次工程で行なう窓層のエピタキシャル成長のとき、電極同士の接触による変質を防ぐためである〔図4(d)〕。

【0027】その後、再び常圧MOCVD法を用いて、上下劈開面に成長温度 800°C でアンドープ Al_2O_3 、 Ga_2O_3 、 As 膜の窓層13を、それぞれ長さ $20\mu\text{m}$ にエピタキシャル成長させるが、このときV族元素とIII族元素とのモル比を150にして高抵抗にする。別の組成

でもV族元素とIII族元素との比を適当に選ぶことにより、高抵抗にすることができる。なお、劈開面の結晶方位は(100)面であるが、(100)面と同様の成長を実現することができる。〔図4(e)〕。

【0028】次に、隣り合う SiO_2 膜12の個所で分離し、個々のバー状に戻した後、 SiO_2 膜12を除去する〔図4(f)〕。

【0029】このバーを $320\mu\text{m}$ の長さで多数のチップ状に分離する〔図4(g)〕。

【0030】そのチップ1を基板側を上にして、リードフレーム2a上にダイボンディングし、基板側とリードフレーム2bをワイヤボンディングする〔図4(h)〕。

【0031】最後に、エポキシ樹脂6でチップ周辺をモールドする〔図4(i)〕。

【0032】かくして得られた本発明の半導体レーザ素子のチップ1の周辺を側面からみた模式断面図を図5に示す。図5はチップ1の劈開面に形成した窓層13と、その表面をコーティングした誘電体多層膜7cとをエポキシ樹脂6で被覆した場合の構造を示すものであり、図10のチップ1と誘電体多層膜7との間に、厚さの大きな窓層13を介在させたものと見做すこともできる。

【0033】次に、窓層を半導体多層膜で形成する場合について述べる。本発明は前述の厚さ $20\mu\text{m}$ のアンドープ Al_2O_3 、 Ga_2O_3 、 As 膜の窓層13を半導体多層膜で形成することができ、図6にその構成を示す。図6はチップ1の周辺を側面からみた模式断面図であり、 Al_2O_3 、 Ga_2O_3 、 As 膜の窓層13と、 AlAs 膜の窓層13aを各々発振波長 λ の $1/4$ の膜厚で交互に4対積層し、さらに AlAs 膜の窓層13aを 2.5λ の膜厚積むことにより、反射率が前面後面共に60%、厚さ約 $20\mu\text{m}$ の反射膜を形成したものである。

【0034】このような構造のチップを持つ半導体レーザ素子の製造方法は、前に述べたのと基本的に同じであるから、その説明は省略するが、窓層13と窓層13aの各層の成長温度は 800°C 、V/III比はそれぞれ150、180であり、高抵抗になっている。このように、約 $20\mu\text{m}$ の窓層を設けることにより、厚さ $0.5\mu\text{m}$ の通常の誘電体多層膜を形成した半導体レーザ素子に比べて、光密度はほぼ $1/2$ に減少する。また、これら2層の組成の組み合わせや、積層数を適切に定め、任意の反射率を得ることも可能である。

【0035】図5、図6に示す構造を有する本発明の半導体レーザ素子50個を 50°C の環境下で、レーザ光出力 50mW で通電試験を行なった結果、数千時間を経過した後も、従来素子のようなレーザ光による樹脂の損傷を生ずることなく、素子の効率低下はみられなかった。また、窓層を付加したことに伴うチップの劣化も生じない。

【0036】以上のように、レーザ光出射面と封止樹脂

10

20

30

40

50

の間に形成する誘電体多層膜の距離を大きくし、樹脂が損傷するのを防ぐことができるが、次にレーザチップ表面に保護樹脂をバッファコートしてモールド樹脂で被覆する半導体レーザ素子について述べる。

【0037】本発明では保護樹脂として、ラジカル重合体、特にポリエンとポリチオールそれぞれのモノマー、オリゴマー混合物および光重合開始剤などからなる光硬化型樹脂組成物をチップ1の表面に塗布し、耐光性を向上させる。例えば、ジエチレングリコールジメタクリレート20重量部、トリメチロールプロパントリアクリレート30重量部、トリメチロールプロパントリスメルカプトプロピオネート50重量部、ベンゾフェノン1重量部を混合し、得られた樹脂をチップのレーザ光出射面を覆うようにチップ上に塗布した後、紫外線を1000 mJ/cm² 照射し硬化させ、透明エポキシ樹脂を用いて全体を封止する。この半導体レーザ素子のチップ1の周辺の一部を表わしたのが図7の模式断面図であり、14は保護樹脂を示している。また、この素子の特性を既に示した図11の線図に併記すると図8の如くなる。図8からわかるように、保護樹脂14なしでは、短時間で劣化が始まるのに対して、保護樹脂14を備えた本発明の半導体レーザ素子は、劣化を起こすことなく長時間安定性を持続している。

【0038】同様にして、ポリプロピレングリコールモノメタクリレート20重量部、エチレングリコール(メタ)アリルエーテル30重量部、トリグリコールジメルカプタン50重量部、ベンゾインエチルエーテル1重量部を混合し、得られた樹脂をチップ1上に塗布した後、紫外線を1000 mJ/cm² 照射し硬化させ、透明エポキシ樹脂を用いて全体をモールドしても、上述と同じ結果が得られる。

【0039】さらに本発明では、上記のような紫外線硬化ポリエン・ポリチオール系樹脂に市販の材料を用いてもよく、例えば、電気化学工業社製の商品番号OP-1505、同じく商品番号OP-1030M、旭電化工業社製の商品番号BY300、昭和高分子社製の商品番号T-502などが該当し、これらをディップ法によりチップ1上に塗布することができる。

【0040】なお、本発明に用いるポリエンとして、上記のほかにジ(メタ)アリルフタレート、トリ(メタ)アリルイソシアヌレート、トリメチロールプロパンジ(メタ)アリルエーテル、ペンタエリスリトールトリ(メタ)アリルエーテル、(ポリ)プロピレングリコールジ(メタ)アリルエーテル、ネオペンチルグリコール変成トリメチロールプロパンジアクリレート、ビスフェノールAジメタクリレート、エチレンオキサイド変成リン酸ジアクリレート、1,4-ブタンジオールジアクリレート、1,4-ブタンジオールジ(メタ)アクリレート、ペンタエリスリトールテトラ(メタ)アクリレート、ジアリリデンペンタエリスリット等や各種の多官能

アクリレート類がある。

【0041】一方、本発明に用いるポリチオールは、上記のほかにジグリコールジメチルカプタン、トリグリコールジメチルカプタン、テトラグリコールジメチルカプタン、チオグリコールジメチルカプタン、チオトリグリコールジメチルカプタン、トリスー(メルカプトプロピル)-イソシアヌレート、(ポリ)エチレングリコールジメチルカプトプロピオネート、トリスー(2-ヒドロキシエチル)-イソシアヌレート-トリスーβ-メルカプトプロピオネート等や各種のポリチオールオリゴマーがある。

【0042】光重合開始剤には例えば、前述のほかにベンジル、2,4-ジエチルチオキサノン、1-ヒドロキシクロヘキシルフェニルケトン、1-(4-イソプロピルフェニル)-2-ヒドロキシ-2-メチルプロパン-1-オン等がある。

【0043】半導体レーザ素子の保護樹脂として用いた紫外線硬化ポリエン・ポリチオール系樹脂を他の樹脂と比較した結果を表1に示す。表1中の○印は良好、×印は不良であることを表わす。

【0044】

【表1】

樹脂の種類	光劣化	剝離
シリコン樹脂	○	有り
紫外線硬化アクリル樹脂	×	無し
ポリエン・ポリチオール系樹脂	○	無し

【0045】

【発明の効果】半導体レーザ素子チップのレーザ光出射面とチップをモールドするエポキシ樹脂との距離が小さく、パワー密度の高いレーザ光によってモールド樹脂が損傷を受け、素子の効率低下の原因となっていたが、本発明では実施例で述べた如く、チップの劈開面に形成する誘電体多層膜として、Al₂O₃とTiO₂をλ/4の膜厚で交互に2層積層した後、さらにAl₂O₃のλ/2膜厚を多層積層、またはシリコン樹脂を塗布してレーザ光出射面とモールド樹脂との距離を10 μm以上に拡大し、またはチップの劈開面に形成する窓層としてアンドープAl_{0.3}Ga_{0.7}As膜などの半導体多層膜を用い、その上に誘電体多層膜をコーティングするなど、もしくは異なる組成の膜を交互に重ねた半導体多層膜として、いずれも厚さをほぼ20 μmと大きくしたため、レーザ光のパワー密度が大幅に低下し、モールド樹脂に損傷を与えることなく、素子の信頼性を向上させること

11

ができ、さらに窓層をエピタキシャル成長するに当たって、電極上に SiO_2 膜を被着してこれを保護しているために、電極はなんら変化を起こすことなく、素子の信頼性と歩留りが向上する。一方、チップのレーザ光出射面とモールド樹脂との間に保護樹脂を形成する構造の半導体レーザ素子に対しては、この保護樹脂として光吸収のない紫外線硬化ポリエン・ポリチオール系樹脂を用いることにより、レーザ光によるモールド樹脂の劣化を防止し、素子の歩留りと特性を安定させる。

【図面の簡単な説明】

【図1】誘電体多層膜を形成した本発明の半導体レーザ素子のチップ周辺の模式断面図

【図2】本発明に用いる誘電体多層膜の全膜厚と反射率の関係を示す線図

【図3】本発明に用いる誘電体多層膜の全膜厚と光密度との関係を表わす線図

【図4】(a)～(i)は窓層を形成した本発明の半導体レーザ素子の製造工程図

【図5】窓層と誘電体多層膜を形成した本発明の半導体レーザ素子のチップ周辺の模式断面図

【図6】異なる組成の半導体膜を交互に積層した窓層を持つ本発明の半導体レーザ素子のチップ周辺の模式断面図

【図7】保護樹脂を有する本発明の半導体レーザ素子のチップ周辺の模式断面図

【図8】保護樹脂を有する本発明の半導体レーザ素子を*

12

* 従来素子との比較で示した時間と動作電流の関係線図

【図9】半導体レーザ素子の一部剥離模式図

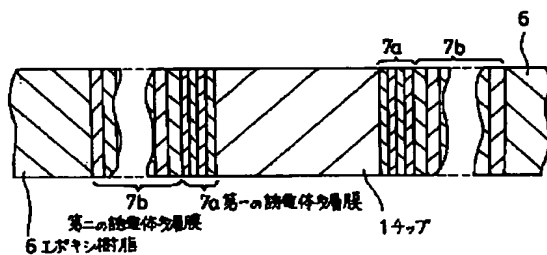
【図10】従来の半導体レーザ素子のチップ周辺の模式断面図

【図11】保護樹脂を有する従来の半導体レーザ素子の時間と動作電流の関係線図

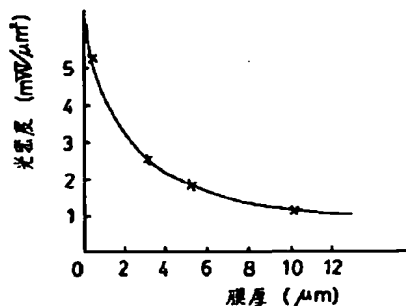
【符号の説明】

- | | |
|------|------------------|
| 1 | チップ |
| 2 a | リードフレーム |
| 2 b | リードフレーム |
| 3 | サブマウント |
| 4 | フォトダイオード |
| 5 | リード線 |
| 6 | エポキシ樹脂 |
| 7 | 誘電体多層膜 |
| 7 a | 第一の誘電体多層膜 |
| 7 b | 第二の誘電体多層膜 |
| 7 c | 誘電体多層膜 |
| 8 | 基板 |
| 9 | 積層膜 |
| 10 | n電極 |
| 11 | p電極 |
| 12 | SiO_2 膜 |
| 13 | 窓層 |
| 13 a | 窓層 |
| 14 | 保護樹脂 |

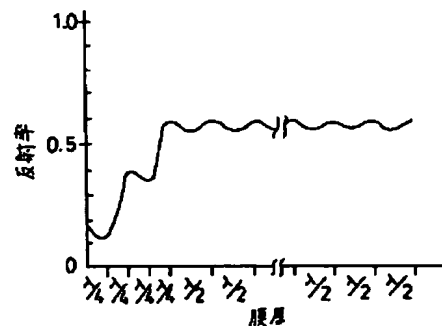
【図1】



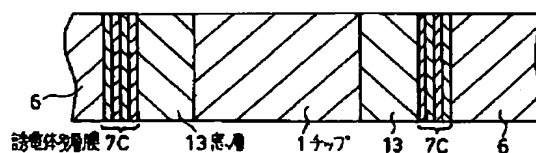
【図3】



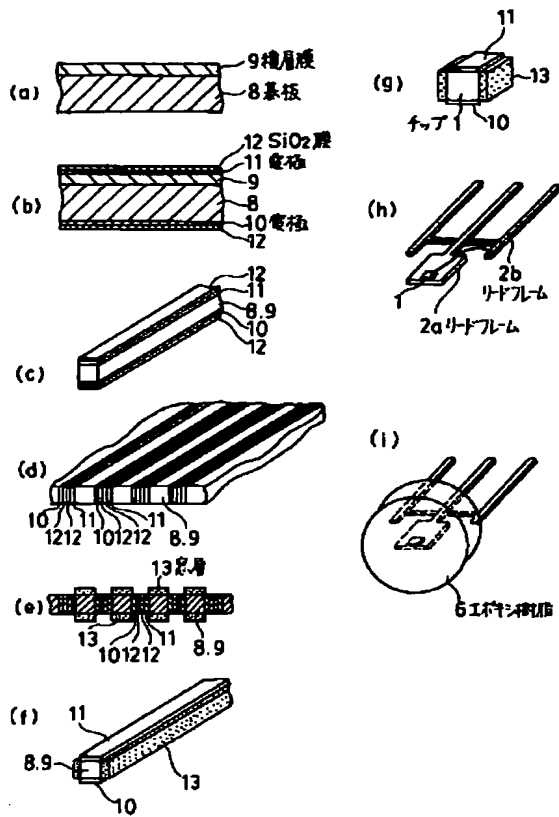
【図2】



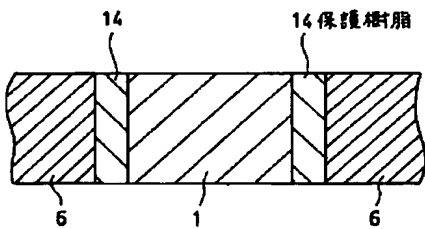
【図5】



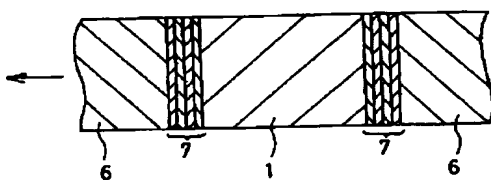
【図4】



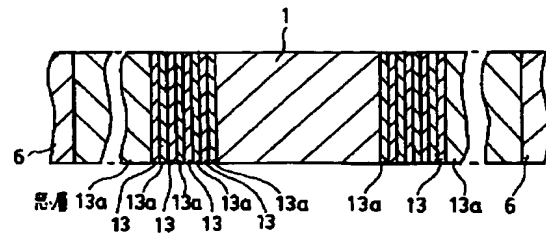
【図7】



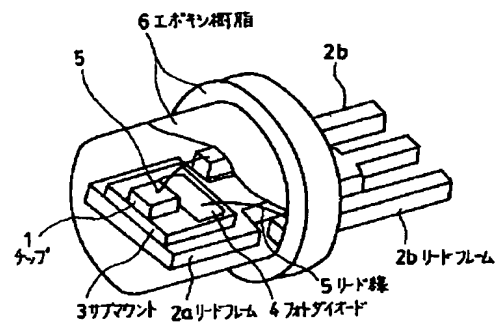
【図10】



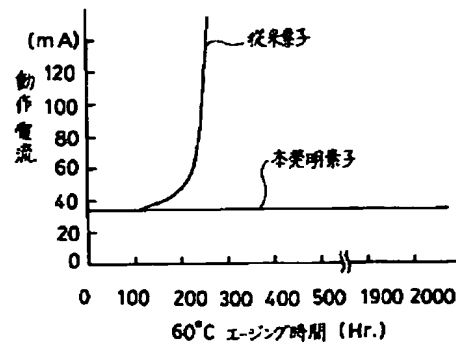
【図6】



【図9】



【図8】



【図11】

